

6 / Priority  
Doc.  
E. Willis  
4-24-02

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2000年12月 7日

出 願 番 号  
Application Number:

特願2000-372839

出 願 人  
Applicant(s):

セイコーエプソン株式会社



2001年 9月19日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3086489

【書類名】 特許願

【整理番号】 J0082205

【提出日】 平成12年12月 7日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36  
G02F 1/13

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 藤田 伸

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100093388

【弁理士】

【氏名又は名称】 鈴木 喜三郎

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711684

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置の検査方法、電気光学装置の検査用回路、電気光学装置および電子機器

【特許請求の範囲】

【請求項 1】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置を、レベル変化を繰り返す動作指示信号に基づいて動作する検査用回路を用いて検査する方法であって、

前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与える第 1 過程と、

前記画素電極に印加された電圧を、前記検査用回路を用いて読出信号線に出力させる過程であって、前記動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記画素電極と前記データ線との間に介挿された検査スイッチング素子をオンさせる第 2 過程と、

前記読出信号線に出力された電圧が、当該画素電極に与えられたデータ信号に応じた電圧に対応するものであるか否かを判定する第 3 過程と

を有することを特徴とする電気光学装置の検査方法。

【請求項 2】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置について、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる回路であって、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、レベル変化を繰り返す動作指示信号に基づいて動作する制御回路であって、当該動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記検査スイッチング素子をオンさせる制御回路と

を具備することを特徴とする電気光学装置の検査用回路。

【請求項 3】 前記制御回路は、

前記動作指示信号のレベル変化のタイミングよりも、当該動作指示信号の周期の8分の1ないし4分の1に相当する時間だけ遅れたタイミングで、前記検査スイッチング素子をオンさせる

ことを特徴とする請求項2に記載の電気光学装置の検査用回路。

【請求項4】 前記制御回路に対して前記動作指示信号を入力するための入力端子と、前記読出信号線の出力端子とは、当該制御回路を挟んで反対の位置に設けられている

ことを特徴とする請求項2または3に記載の電気光学装置の検査用回路。

【請求項5】 前記制御回路は、  
前記動作指示信号に基づいてレベル変化する制御信号を出力する出力手段と、  
前記制御信号のレベル変化のタイミングを、前記動作指示信号のレベル変化のタイミングよりも遅らせるタイミング変更手段と

を具備することを特徴とする請求項2ないし4のいずれかに記載の電気光学装置の検査用回路。

【請求項6】 前記タイミング変更手段は、遅延手段である

ことを特徴とする請求項5に記載の電気光学装置の検査用回路。

【請求項7】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置について、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる回路であって、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、  
レベル変化を繰り返す動作指示信号に基づいて、前記検査スイッチング素子をオンさせる制御回路と、

前記制御回路に対して前記動作指示信号を入力するための入力端子と、  
前記読出信号線の電圧を出力するための出力端子であって、前記制御回路に対して前記入力端子とは反対側に設けられた出力端子と

を具備することを特徴とする電気光学装置の検査用回路。

【請求項 8】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、

前記画素電極と前記データ線との間に介挿された画素スイッチング素子と、

前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる検査用回路と

を具備し、

前記検査用回路は、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、

レベル変化を繰り返す動作指示信号に基づいて動作する制御回路であって、当該動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記検査スイッチング素子をオンさせる制御回路と

を備えることを特徴とする電気光学装置。

【請求項 9】 前記制御回路は、

前記動作指示信号のレベル変化のタイミングよりも、当該動作指示信号の周期の 8 分の 1 ないし 4 分の 1 に相当する時間だけ遅れたタイミングで、前記検査スイッチング素子をオンさせる

ことを特徴とする請求項 8 に記載の電気光学装置。

【請求項 10】 前記制御回路に対して前記動作指示信号を入力するための入力端子と、

前記読出信号線の電圧を出力するための出力端子であって、前記制御回路に対して前記入力端子とは反対側に設けられた出力端子と

を具備することを特徴とする請求項 8 または 9 に記載の電気光学装置。

【請求項 11】 前記容量は、前記画素電極を一端とし、対向電極を他端とし、電気光学物質を挟持したものである

ことを特徴とする請求項 8 ないし 10 のいずれかに記載の電気光学装置。

【請求項 12】 一端が前記画素電極に接続され、他端が容量線に接続された蓄積容量を具備することを特徴とする請求項 8 ないし 11 のいずれかに記載の

電気光学装置。

【請求項 1 3】 前記制御回路は、

前記動作指示信号に基づいてレベル変化する制御信号を出力する出力手段と、  
前記制御信号のレベル変化のタイミングを、前記動作指示信号のレベル変化の  
タイミングよりも遅らせるタイミング変更手段と

を具備することを特徴とする請求項 8 ないし 1 2 のいずれかに記載の電気光学  
装置。

【請求項 1 4】 前記タイミング変更手段は、遅延手段である

ことを特徴とする請求項 1 3 に記載の電気光学装置。

【請求項 1 5】 走査線とデータ線との交差に対応して設けられて容量の一  
端をなす画素電極と、

前記画素電極と前記データ線との間に介挿された画素スイッチング素子と、

前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号  
を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対  
応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に  
出力させる検査用回路と

を具備し、

前記検査用回路は、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、

レベル変化を繰り返す動作指示信号に基づいて、前記検査スイッチング素子を  
オンさせる制御回路と、

前記制御回路に対して前記動作指示信号を入力するための入力端子と、

前記読出信号線の電圧を出力するための出力端子であって、前記制御回路に対  
して前記入力端子とは反対側に設けられた出力端子と

を備えることを特徴とする電気光学装置。

【請求項 1 6】 請求項 8 ないし 1 5 のいずれかに記載の電気光学装置を備  
えることを特徴とする電子機器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電気光学装置の検査方法、電気光学装置の検査用回路、電気光学装置および電子機器に関する。

【0002】

【従来の技術】

近年、各種の電子機器の表示装置として、液晶装置に代表される電気光学装置が広く普及しつつある。この種の電気光学装置は、例えば、複数の走査線およびデータ線が形成された素子基板と、これに対向して電気光学物質を挟持する対向基板と、走査線およびデータ線の各交差に対応して配設された画素とを有する構成が一般的である。

【0003】

かかる電気光学装置の製造工程において、上記走査線やデータ線といった配線の断線または短絡、もしくは画素に含まれるスイッチング素子等の欠陥（以下、これらを総称して単に「欠陥」という。）の発生を完全に排除することは極めて困難であり、ある程度の確率で欠陥が発生してしまうのは避けられない。このため、製造された電気光学装置について上記欠陥の有無を検査する必要がある。従来より、このような検査の方法として、例えば検査対象となる電気光学装置に所定のテストパターンを表示させるとともに、表示されたテストパターンを目視またはCCDカメラ等によって観察することにより、各画素が正常に点灯しているか否かを判定するといった方法が知られている。

【0004】

【発明が解決しようとする課題】

しかしながら、例えば、表示の高精細化に伴って各画素の面積が極めて小さくなった場合、目視やCCDカメラによってこれらの画素の各々を正確に認識することは困難である。また、画素の欠陥に起因して、画素に実際に与えられた電圧が所期の電圧と異なっているような場合、この結果発生する表示濃度の差までも認識するの困難であるため、かかる画素の欠陥を発見することは難しい。このように、従来の検査方法を用いた場合、その検査の正確さを十分に確保するのには限界があるのが現状であった。



## 【 0 0 0 5 】

本発明は、以上説明した事情に鑑みてなされたものであり、配線や電極等の欠陥の有無について正確な検査を行うことができる電気光学装置の検査方法、検査用回路、電気光学装置および電子機器を提供することを目的としている。

## 【 0 0 0 6 】

## 【課題を解決するための手段】

上記課題を解決するため、本発明は、走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置を、レベル変化を繰り返す動作指示信号に基づいて動作する検査用回路を用いて検査する方法であって、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与える第1過程と、前記画素電極に印加された電圧を前記検査用回路によって読出信号線に出力させる過程であって、前記動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記検査スイッチング素子をオンさせる第2過程と、前記読出信号線に出力された電圧が、当該画素電極に与えられたデータ信号に応じた電圧に対応するものであるか否かを判定する第3過程とを具備することを特徴とを有することを特徴としている。

## 【 0 0 0 7 】

かかる検査方法によれば、画素電極に印加された電圧を読出信号線に供給させ、この供給された電圧が、当該画素電極に与えられたデータ信号に応じた電圧であるか否かを判定するようになっているため、電気光学装置における画素電極や画素スイッチング素子、走査線、データ線等について、その欠陥の有無を正確に検査することができる。また、読出信号線に供給された電圧に対し、動作指示信号のレベル変化に伴って発生するノイズが重畳された場合であっても、検査スイッチング素子をオンさせるタイミングと、当該動作指示信号のレベル変化のタイミングとが異なっているため、画素電極に実際に印加された電圧を正確に検知することができる。したがって、かかるノイズの影響を受けることなく正確な検査を行うことができる。

## 【 0 0 0 8 】

また、上記課題を解決するため、本発明は、走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置について、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる回路において、前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、レベル変化を繰り返す動作指示信号に基づいて動作する制御回路であって、当該動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記検査スイッチング素子をオンさせる制御回路とを設けたことを特徴としている。

## 【 0 0 0 9 】

かかる検査用回路を用いれば、上記検査方法について示したのと同様に、読出信号線に供給された電圧が、画素電極に与えられたデータ信号に応じた電圧であるか否かを判定することにより、電気光学装置の欠陥の有無について正確な検査を行うことができる。さらに、この検査用回路によれば、画素電極に印加された電圧を読出信号線に出力させるタイミングと、動作指示信号のレベル変化のタイミングとが異なっているので、動作指示信号のレベル変化のタイミングでノイズが発生した場合であっても、画素電極に印加された電圧を正確に検知することができる。したがって、この検査用回路を用いれば、ノイズ発生の影響を受けることなく正確な検査を行うことができる。なお、この検査用回路は、電気光学装置を構成する基板上に当該電気光学装置の一部として形成されるものであってもよいし、電気光学装置とは別体の検査装置として用いられるものであってもよい。

## 【 0 0 1 0 】

この検査用回路においては、前記制御回路が、前記動作指示信号のレベル変化のタイミングよりも、当該動作指示信号の周期の8分の1ないし4分の1に相当する時間だけ遅れたタイミングで、前記検査スイッチング素子をオンさせる構成が望ましい。すなわち、検査スイッチング素子をオンさせるタイミングを、動作指示信号の周期の2分の1に相当する時間だけ遅らせた場合には、読出信号線に

供給された電圧とノイズとが重複してしまい、画素電極に印加された電圧を正確に検知することができない。また、上記ノイズは時間軸上に所定の幅をもって発生する。これらの事情を考慮すると、ノイズの影響を排除して、画素電極に印加された電圧を正確に検知するためには、検査スイッチング素子をオンさせるタイミングを、上記の範囲内とすることが望ましいのである。

## 【 0 0 1 1 】

さらに、上記検査用回路にあっては、前記制御回路に対して前記動作指示信号を入力するための入力端子と、前記読出信号線の出力端子とが、当該制御回路を挟んで反対の位置に設けられた構成が望ましい。こうすれば、読出信号線のうち上記入力端子側に引き出される部分を短くすることができるから、当該読出信号線と動作指示信号を供給するための配線との間に生じる容量結合に起因して発生するノイズを低減することができるという利点がある。

## 【 0 0 1 2 】

また、前記制御回路が、前記動作指示信号に基づいてレベル変化する制御信号を出力する出力手段と、前記制御信号のレベル変化のタイミングを、前記動作指示信号のレベル変化のタイミングよりも遅らせるタイミング変更手段とを具備する構成も望ましい。この場合、出力手段としては、例えば、動作指示信号たるクロック信号に基づいて動作するシフトレジスタや、動作指示信号たるアドレス信号に基づいて動作するアドレスデコーダ等を用いることができる。一方、タイミング変更手段としては、例えば制御信号を遅延させる遅延手段等を用いることができる。

## 【 0 0 1 3 】

また、上記課題を解決するため、本発明は、走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置について、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる回路において、前記データ線と前記読出信号線との間に介挿された検査スイッチング素子

と、レベル変化を繰り返す動作指示信号に基づいて、前記検査スイッチング素子をオンさせる制御回路と、前記制御回路に対して前記動作指示信号を入力するための入力端子と、前記読出信号線の電圧を出力するための出力端子であって、前記制御回路に対して前記入力端子とは反対側に設けられた出力端子とを設けたことを特徴としている。このように、入力端子と出力端子とを制御回路を挟んで反対側に位置させる構成によれば、上記と同様に、容量結合に起因したノイズの発生を低減することができる。

## 【 0 0 1 4 】

なお、上記検査用回路は、当該検査用回路を備えた電気光学装置としても実施可能である。すなわち、この電気光学装置においては、走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子と、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる検査用回路とを具備し、前記検査用回路は、前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、レベル変化を繰り返す動作指示信号に基づいて動作する制御回路であって、当該動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記検査スイッチング素子をオンさせる制御回路とを備えることを特徴とする。

## 【 0 0 1 5 】

この電気光学装置においても、上記検査用回路について示したのと同様、前記制御回路が、前記動作指示信号のレベル変化のタイミングよりも、当該動作指示信号の周期の8分の1ないし4分の1に相当する時間だけ遅れたタイミングで、前記検査スイッチング素子をオンさせる構成や、前記制御回路に対して前記動作指示信号を入力するための入力端子と前記読出信号線の出力端子とを制御回路に対して反対側に設けた構成等を採用することにより、より正確な検査を実現することができる。

## 【 0 0 1 6 】

また、上記電気光学装置における容量を、前記画素電極を一端とし、対向電極を他端とし、電気光学物質を挟持したものとすることが考えられる。この場合、画素電極と対向電極との間に電気光学物質を挟持して電気光学容量が形成された段階の電気光学装置について検査がなされることとなる。また、画素電極に印加される電圧に応じた電荷を蓄積するための容量として、一端が前記画素電極に接続され、他端が容量線に接続された蓄積容量を具備する構成としてもよい。こうすれば、電気光学容量が形成される前、すなわち画素電極と対向電極との間に電気光学物質が挟持される前段階の電気光学装置に対しても検査を行うことができる。もっとも、上述した電気光学容量および蓄積容量が形成されていなくても、データ信号に応じた電圧が画素電極に対して印加された結果、当該画素電極を一端とする容量に当該電圧に応じた電荷が蓄積されるのであれば、その容量の態様はいかなるものであってもよい。

【0017】

なお、上述した電気光学装置は、これを備えた電子機器という態様によって実施可能である。上述したように、かかる電気光学装置に対しては正確な検査を行うことができるので、この電気光学装置を備えた電子機器にあっても高い信頼性を確保することができる。

【0018】

【発明の実施の形態】

以下、図面を参照して、本発明の実施形態に係る電気光学装置について説明する。かかる実施の形態は、本発明の一態様を示すものであり、この発明を限定するものではなく、本発明の範囲内で任意に変更可能である。なお、以下に示す電気光学装置は、電気光学物質として液晶を用い、その電気光学的な変化により表示を行う液晶装置である。

【0019】

< A : 実施形態の構成 >

まず、図1は、本実施形態に係る電気光学装置の構成を示す斜視図であり、図2は、図1におけるA-A'線の断面図である。これらの図に示すように、電気光学装置100は、素子基板101と対向基板102とがスペーサ103を含む

シール材 1 0 4 を介して貼り合わされ、両基板の間に電気光学物質たる液晶 1 0 5 が封入された構成となっている。なお、本実施形態においては、素子基板 1 0 1 および対向基板 1 0 2 が、ガラスや石英、半導体などの光透過性を有する材料により構成されるものとする。この場合、背面側からの光を観察側に出射させることにより、いわゆる透過型表示がなされることとなる。もっとも、これらの基板として不透明な基板を用い、観察側からの入射光を反射させて反射型表示を行うようにしてもよい。

#### 【 0 0 2 0 】

図 2 に示すように、素子基板 1 0 1 における内側（液晶 1 0 5 側）の表面のうち、シール材 1 0 4 の内側に相当する領域には、各種の素子や画素電極 1 0 6 等が形成されている。さらに、素子基板 1 0 1 のうち対向基板 1 0 2 から張り出した部分の表面には、後述する走査線駆動回路 1、データ線駆動回路 2 および検査用回路 3 と、これらの各回路に対して外部装置から各種の信号を入力するための端子（図示略）とが形成されている。検査用回路 3 は、この電気光学装置 1 0 0 における画素等の欠陥の有無を検査する際に用いられる回路である。

#### 【 0 0 2 1 】

一方、対向基板 1 0 2 の内側表面には、その全面にわたって対向電極 1 0 7 が設けられている。また、対向基板 1 0 2 における内側表面には、画素電極 1 0 6 と対向する着色層（カラーフィルタ）や、各画素電極 1 0 6 の間隙部分と対向する遮光膜等が必要に応じて設けられるが、本発明とは直接関係がないためその図示を省略している。また、素子基板 1 0 1 および対向基板 1 0 2 の内側表面は、液晶 1 0 5 の分子の長軸方向が両基板間で連続的に捻れるようにラビング処理された配向膜により覆われる一方、両基板の外側表面にはラビング処理に応じた偏光子がそれぞれ設けられる（いずれも図示略）。なお、図 2 においては、便宜的に、画素電極 1 0 6 や対向電極 1 0 7 等に厚みを持たせているが、実際には、これらの各部は基板に対して十分に無視できるほど薄い。

#### 【 0 0 2 2 】

次に、図 3 を参照して、本実施形態に係る電気光学装置 1 0 0 の電氣的な構成を説明する。

同図に示すように、電気光学装置 1 0 0 は、X（行）方向に延在する  $m$  本の走査線 4 - 1、4 - 2、……、4 -  $m$  と、Y（列）方向に延在する  $n$  本のデータ線 5 - 1、5 - 2、……、5 -  $n$  とを有する。各走査線 4 -  $i$  ( $1 \leq i \leq m$ ) の一端は走査線駆動回路 1 に接続されている。また、各データ線 5 -  $j$  ( $1 \leq j \leq n$ ) の一端はデータ線駆動回路 2 に接続され、他端は検査用回路 3 に接続されている。さらに、これらの走査線 4 -  $i$  とデータ線 5 -  $j$  との各交差に対応して画素 6 が設けられている。つまり、本実施形態における画素 6 は、 $m$  行  $n$  列のマトリクス状に配列する。

## 【 0 0 2 3 】

走査線駆動回路 1 は、いわゆる Y シフトレジスタと呼ばれるものである。すなわち、走査線駆動回路 1 は、所定のクロック信号にしたがってパルス信号をシフトし、 $m$  本の走査線 4 - 1、4 - 2、……、4 -  $m$  の各々を各水平走査期間ごとに選択する走査信号  $G_1$ 、 $G_2$ 、……、 $G_m$  を出力する。

## 【 0 0 2 4 】

データ線駆動回路 2 は、外部装置から供給されるクロック信号  $CLK$ 、反転クロック信号  $CLKB$ 、スタートパルス  $SP$ 、画像データ  $VID$ 、ラッチパルス  $LP$  に応じて、データ線 5 - 1、5 - 2、……、5 -  $n$  にデータ信号  $DT$  を供給するための回路であり、シフトレジスタ 2 1、第 1 ラッチ回路 2 2 および第 2 ラッチ回路 2 3 を有する。本実施形態におけるデータ線駆動回路 2 は、X 方向に並ぶ  $n$  個の画素 6（1 行分の画素 6）に対し、画像データ  $VID$  に応じたデータ信号  $DT$  を 1 水平走査期間内に一斉に与える線順次駆動を行う。

## 【 0 0 2 5 】

次に、各画素 6 は、画素スイッチング素子 6 1 と容量 6 2 とを有する。なお、本実施形態においては画素スイッチング素子 6 1 として TFT（Thin Film Transistor）を用いた場合を例示する。各画素スイッチング素子 6 1 は、データ線 5 -  $j$  と画素電極 1 0 6 との間に介挿され、そのゲートが接続された走査線 4 -  $i$  が選択されている場合、すなわち走査線 4 -  $i$  に供給される走査信号  $G_i$  がアクティブレベル（H レベル）である場合にオン状態となる。

## 【 0 0 2 6 】

各画素 6 の容量 6 2 は、液晶容量 6 2 1 と蓄積容量 6 2 2 とからなる。液晶容量 6 2 1 は、画素電極 1 0 6 と対向電極 1 0 7 とによって液晶 1 0 5 を挟持した構成となっている。蓄積容量 6 2 2 は、画素電極 1 0 6 に一端が接続され、一定の電圧が印加される容量線 1 0 8（例えば電源の低位側電位に接続されている）に他端が接続された容量であり、液晶容量 6 2 1 によって保持された電荷のリークを防止する役割を担っている。

#### 【 0 0 2 7 】

かかる構成の下、画素スイッチング素子 6 1 がオン状態となっている間に、データ線駆動回路 2 からデータ線 5 - j に対してデータ信号 D T が出力されると、当該データ信号 D T の電圧が画素電極 1 0 6 に印加され、この電圧に応じた電荷が液晶容量 6 2 1 および蓄積容量 6 2 2 に蓄積される。一方、容量 6 2 にデータ信号 D T に応じた電荷が蓄積された状態で画素スイッチング素子 6 1 をオン状態とすることにより、当該画素 6 の液晶容量 6 2 1 および蓄積容量 6 2 2 に蓄積された電荷に応じた電圧がデータ線 5 - j に出力される。

#### 【 0 0 2 8 】

次に、検査用回路 3 は、各容量 6 2 に蓄積された電荷に応じた電圧を、外部装置に対して出力するための回路であり、データ線 5 - 1、5 - 2、……、5 - n の本数に対応する n 段のシフトレジスタ 3 2 と、データ線 5 - 1、5 - 2、……、5 - n に対応して設けられた n 個の遅延回路 3 3 - j、および n 個の検査スイッチング素子 3 4 - j（ $1 \leq j \leq n$ ）と、読出信号線 3 5 とを有する。

#### 【 0 0 2 9 】

シフトレジスタ 3 2 は、図示しない外部装置から入力端子 3 1 を介して供給される検査用スタートパルス T S P を、検査用クロック信号 T C K およびこれを反転した検査用反転クロック信号 T C K B に従ってシフトし、互いにアクティブレベルが重複しない信号 T a 1、T a 2、……、T a n を遅延回路 3 3 - 1、3 3 - 2、……、3 3 - n に対してそれぞれ出力する。このシフトレジスタ 3 2 は、検査用クロック信号 T C K および検査用反転クロック信号 T C K B の各々が供給される配線として、入力端子 3 1 から X 方向に延在する 2 本のクロック供給線 3 2 1 を有している。



## 【 0 0 3 0 】

各遅延回路 3 3 - j は、シフトレジスタ 3 2 から出力された信号 T a j の立ち上がりのタイミングが、検査用クロック信号 T C K または検査用反転クロック信号 T C K B のレベル変化のタイミング（すなわち立ち上がりまたは立ち下りのタイミング）と異なるように当該信号 T a j を遅延させ、信号 T b j として検査スイッチング素子 3 4 - j に出力する。なお、本実施形態においては、シフトレジスタ 3 2 から出力された信号 T a j が、検査用クロック信号 T C K （または検査用反転クロック T C K B ）の 1 / 8 周期に相当する時間 D だけ遅延回路 3 3 - j によって遅延されるものとする。

## 【 0 0 3 1 】

各検査スイッチング素子 3 4 - j は、一端がデータ線 5 - j に接続され、他端が読出信号線 3 5 に接続されており、遅延回路 3 3 - j から出力される信号 T b j に応じてオン状態またはオフ状態となる。具体的には、各検査スイッチング素子 3 4 - j は、遅延回路 3 3 - j からの信号 T b j がアクティブレベルである間にオン状態となる。そして、検査スイッチング素子 3 4 - j がオン状態になると、データ線 5 - j の電圧が当該検査スイッチング素子 3 4 - j を介して読出信号線 3 5 に出力される。

## 【 0 0 3 2 】

読出信号線 3 5 は X 方向に延在する配線であり、上述したすべての検査スイッチング素子 3 4 - 1、3 4 - 2、……、3 4 - n の一端が接続されている。また、図 3 に示すように、この読出信号線 3 5 の一端には出力端子 3 5 1 が形成されている。出力端子 3 5 1 は、読出信号線 3 5 の電圧に応じた読出信号 R S を外部装置に対して出力するための端子である。ここで、出力端子 3 5 1 は、当該検査用回路 3 に対して入力端子 3 1 とは反対側に位置するようになっている。すなわち、図 3 を例に採れば、出力端子 3 5 1 は検査用回路 3 の左側に位置する一方、入力端子 3 1 は検査用回路 3 の右側に位置するといった具合である。かかる構成を採る結果、図 3 に示すように、読出信号線 3 5 における出力端子 3 5 1 とは反対側（図 3 中の右側）の端部を、入力端子 3 1 の近傍にまで引き出す必要がなくなる。

## 【 0 0 3 3 】

## ＜ B : 実施形態の動作 ＞

次に、電気光学装置 1 0 0 について検査を行う場合の動作について説明する。この検査方法においては、まず、画像データ V I D に応じたデータ信号 D T の電圧を画素電極 1 0 6 に印加し、液晶容量 6 2 1 および蓄積容量 6 2 2 の双方にこの電圧に応じた電荷を蓄積させる。なお、本実施形態においては、説明の便宜上、すべての画素 6 に対して同一のデータ信号 D T が与えられる（つまり、すべての容量 6 2 に同一の電荷が蓄積される）ものとする。その後、各画素 6 ごとに、容量 6 2 に蓄積された電荷に応じた電圧を読出信号線 3 5 に出力し、この電圧に応じた読出信号 R S を出力端子 3 5 1 から外部装置に出力する。そして、この読出信号 R S に基づいて、画素 6、走査線 4 - 1、4 - 2、……、4 - n、またはデータ線 5 - 1、5 - 2、……、5 - n の欠陥の有無を判定する。以下、これらの処理について詳述する。

## 【 0 0 3 4 】

図 4 は、画像データ V I D に応じたデータ信号 D T の電圧を各画素 6 の画素電極 1 0 6 に印加するための動作を示すタイミングチャートである。同図に示すように、ある水平走査期間 H a 0 の開始タイミングにおいて、データ線駆動回路 2 内のシフトレジスタ 2 1 にスタートパルス S P が与えられる。シフトレジスタ 2 1 は、このスタートパルス S P をクロック信号 C L K および反転クロック信号 C L K B にしたがってシフトし、当該水平走査期間 H a 0 内において互いにアクティブレベルが重複しない信号 S a 1、S a 2、……、S a n を出力する。一方、第 1 ラッチ回路 2 2 は、シフトレジスタ 2 1 から供給される信号 S a 1、S a 2、……、S a n の各々の立ち下がりにおいて、外部装置から供給される画像データ V I D を順次ラッチする。これにより、当該水平走査期間 H a 0 の終了時において、1 行分の画素 6 の各々に与えられるべき画像データ V I D が、信号 S b 1、S b 2、……、S b n として第 2 ラッチ回路 2 3 に出力されることとなる。

## 【 0 0 3 5 】

そして、次の水平走査期間 H a 1 において、図 3 における上から 1 本目の走査線 4 - 1 に対して供給される走査信号 G 1 がアクティブレベルになると、当該走

走査線 4-1 に接続された 1 行分の画素 6 の画素スイッチング素子 6 1 がすべてオン状態となる。一方、この水平走査期間  $H a 1$  の開始タイミングにおいて、データ線駆動回路 2 内の第 2 ラッチ回路 2 3 に対してラッチパルス  $L P$  が与えられる。このラッチパルス  $L P$  の立ち下がりにおいて、第 2 ラッチ回路 2 3 は、第 1 ラッチ回路 2 2 によって点順次的にラッチされた信号  $S b 1$ 、 $S b 2$ 、……、 $S b n$  を、データ信号  $D T$  としてすべてのデータ線 5-1、5-2、……、5-n に一斉に出力する。また、このデータ信号  $D T$  の出力と並行して、図 3 において上から 2 本目の走査線 4-2 に対応する 1 行分の画素 6 に与えられるべき画像データ  $V I D$  が、第 1 ラッチ回路 2 2 によって点順次的にラッチされる。

## 【 0 0 3 6 】

ここで、上記のように、画像データ  $V I D$  に応じたデータ信号  $D T$  が一斉に出力される期間においては、上から 1 行目の画素 6 の画素スイッチング素子 6 1 がオン状態となっている。この結果、これら  $n$  個の画素 6 の画素電極 1 0 6 には、当該時点においてデータ線駆動回路 2 から出力されているデータ信号  $D T$  の電圧が印加される。これにより、各画素 6 の容量 6 2 には、対応するデータ線 5-j に出力されたデータ信号  $D T$  の電圧に応じた電荷が蓄積される。

## 【 0 0 3 7 】

以後同様の動作が、 $m$  本目の走査線 4-m に対応する走査信号  $G m$  が出力されるまで繰り返される。この結果、 $m \times n$  個すべての画素 6 の容量 6 2 にデータ信号  $D T$  の電圧に応じた電荷が蓄積されることとなる。

## 【 0 0 3 8 】

この後、各容量 6 2 に蓄積された電荷に応じた電圧を、各画素 6 ごとに読出信号線 3 5 に出力するための処理が実行される。以下、図 5 を参照して、この処理について詳述する。

## 【 0 0 3 9 】

まず、上記のようにして全画素 6 の容量 6 2 にデータ信号  $D T$  に応じた電荷が蓄積された後の水平走査期間  $H b 1$  において、走査線 4-1 に出力される走査信号  $G 1$  がアクティブレベルとなり、この結果、当該走査線 4-1 に接続された 1 行分の画素 6 の画素スイッチング素子 6 1 がすべてオン状態となる。

## 【 0 0 4 0 】

一方、図 5 に示すように、この水平走査期間  $Hb1$  の開始タイミングにおいて、検査用回路 3 内のシフトレジスタ 3 2 に検査用スタートパルス  $TSP$  が与えられる。シフトレジスタ 3 2 は、この検査用スタートパルス  $TSP$  を検査用クロック信号  $TCCK$  および検査用反転クロック信号  $TCCKB$  にしたがってシフトすることにより、当該水平走査期間  $Hb1$  内において相互にアクティブレベルが重複しない信号  $Ta1$ 、 $Ta2$ 、……、 $Tan$  を遅延回路 3 3 - 1、3 3 - 2、……、3 3 -  $n$  に対してそれぞれ出力する。

## 【 0 0 4 1 】

各遅延回路 3 3 - 1、3 3 - 2、……、3 3 -  $n$  は、図 5 に示すように、シフトレジスタ 3 2 から出力される信号  $Ta1$ 、 $Ta2$ 、……、 $Tan$  を、それぞれ検査用クロック信号  $TCCK$  または検査用反転クロック信号  $TCCKB$  の  $1/8$  周期に相当する時間  $D$  だけ遅延させ、この結果得られた信号  $Tb1$ 、 $Tb2$ 、……、 $Tbn$  を検査スイッチング素子 3 4 - 1、3 4 - 2、……、3 4 -  $n$  にそれぞれ出力する。この結果、図 5 に示すように、1 水平走査期間  $Hb1$  内において、検査スイッチング素子 3 4 - 1、3 4 - 2、……、3 4 -  $n$  の各々が、検査用クロック信号  $TCCK$  または検査用反転クロック信号  $TCCKB$  のレベル変化のタイミングよりも時間  $D$  だけ遅れたタイミングで択一的に順次オン状態となる。

## 【 0 0 4 2 】

ここで、上記のように、水平走査期間  $Hb1$  内においては、上から 1 行目の画素 6 の画素スイッチング素子 6 1 がオン状態となっている。したがって、信号  $Tbj$  がアクティブレベルとなることによって検査スイッチング素子 3 4 -  $j$  がオン状態になると、当該検査スイッチング素子 3 4 -  $j$  に接続されたデータ線 5 -  $j$  と上から 1 本目の走査線 4 - 1 との交差に対応する画素 6 について、その液晶容量 6 2 1 および蓄積容量 6 2 2 に蓄積された電荷に応じた電圧が、当該データ線 5 -  $j$  および検査スイッチング素子 3 4 -  $j$  を介して読出信号線 3 5 に出力される。このような動作が、水平走査期間  $Hb1$  内において検査スイッチング素子 3 4 - 1、3 4 - 2、……、3 4 -  $n$  の各々がオン状態となるたびに行われるのである。この結果、各スイッチング素子 3 4 -  $j$  がオン状態となるたびに、読出

信号RSの電圧は、走査線4-1とデータ線5-jとの交差に対応する画素6の容量62に蓄積された電荷に応じた電圧となる。つまり、理想的には、図5に示す読出信号RS'が出力端子351から外部装置に出力されるのである。ただし、図5に示す読出信号RS'の波形はあくまで理想的な波形であって、実際に出力端子351から出力される読出信号RSの波形は、図5に示すようにノイズNを含んでいる。すなわち、検査用クロック信号TCKおよび検査用反転クロック信号TCKBの各々が供給されるシフトレジスタ32内の各クロック供給線321と読出信号線35との間に生じる容量結合に起因して、出力端子351から出力される読出信号RSには、当該検査用クロック信号TCKおよび検査用反転クロック信号TCKBのレベル変化のタイミング近傍で発生するノイズNが含まれる。

#### 【0043】

一方、上記水平走査期間Hb1が終了すると、続く水平走査期間Hb2、Hb3、……、Hbmにおいても同様の動作がなされる。すなわち、ある走査信号Giがアクティブレベルとなる水平走査期間Hbiにおいては、走査線4iに対応するi行目の各容量62に蓄積された電荷に応じた電圧（つまり、画素電極106に印加されている電圧）が、検査用クロック信号TCKのレベル変化のタイミングよりも時間Dだけ遅れたタイミングで、読出信号線35に順次出力される。この結果、読出信号RSは、各画素6について出力された電圧を反映し、かつノイズNを含む信号として出力端子351から出力されるのである。

#### 【0044】

かかる処理がすべての容量62について終了すると、この結果得られた読出信号RSに基づいて当該電気光学装置における欠陥の有無が判定される。すなわち、まず、各検査スイッチング素子34-1、34-2、……、34-nがオン状態となった各期間における読出信号RSの電圧を検出する。こうして検出された各電圧は、 $m \times n$ 個の画素6の各々の容量62に蓄積されていた電荷に応じた電圧である。そして、各画素6ごとに、当該画素6の容量62に蓄積されていた電荷に応じた電圧と、当該画素に対して与えられたデータ信号DTの電圧とを比較することにより、画素6や走査線4-1、4-2、……、4-m、データ線5-

1、5-2、……、5-nの各々における欠陥の有無を判定するのである。例えば、ある画素6の容量62に蓄積されていた電荷に応じた電圧が、データ信号DTに応じた電圧と比較して著しく小さい場合には、この画素6について何らかの欠陥があるものと判定することができる。また、1行分の画素6すべての容量62に蓄積されていた電荷に応じた電圧が、これらの各画素に対して与えられたデータ信号DTの電圧と比較して著しく小さい場合には、これらの画素6が接続された走査線4-iに断線等の欠陥が生じているものと判定することができる。同様に、1列分の画素6すべての容量62に蓄積された電荷に応じた電圧と、これらの画素6に与えられたデータ信号DTの電圧とを比較すれば、欠陥を有するデータ線5-jを特定することも可能である。そして、何らかの欠陥が生じていると判定された電気光学装置100については不良品と判断する一方、何ら欠陥が生じていないと判定された電気光学装置100については良品と判断する。

## 【0045】

このように、本実施形態によれば、各画素6の容量62に蓄積された電荷に応じた電圧に基づいて欠陥の有無が判定されるようになっているため、電気光学装置100の画素6、走査線4-1、4-2、……、4-mおよびデータ線5-1、5-2、……、5-nの各々について、その欠陥の有無を正確に検査することができる。さらに、本実施形態によれば、画素6の容量62に蓄積された電荷に応じた電圧を、各画素6ごとに読出信号線35に出力するようになっているため、欠陥を有する画素6を多数の画素6のなかから特定することができる。同様に、欠陥を有する走査線4-iまたはデータ線5-jを、多数の走査線4-1、4-2、……、4-nまたはデータ線5-1、5-2、……、5-nのなかから特定することができる。

## 【0046】

また、上述したように、読出信号RSには、検査用クロック信号TCKおよび検査用反転クロック信号TCKBのレベル変化に同期したノイズNが含まれることとなるが、本実施形態によれば、かかるノイズの影響を抑えて正確な検査を行うことができるという利点がある。以下、この効果について詳述する。

## 【0047】

ここで、上記と同様の検査を行うためには、図 6 に示す構成の検査用回路 3' を用いることも一応考えられる。すなわち、この検査用回路 3' は、図 3 に示した遅延回路 3 3 - j を備えず、シフトレジスタ 3 2 からの出力信号 T a 1、T a 2、……、T a n が直接検査スイッチング素子 3 4 - 1、3 4 - 2、……、3 4 - n に出力される点、および出力端子 3 5 1 とシフトレジスタ 3 2 の入力端子 3 1 とが検出回路 3' の同じ側に配設されている点において本実施形態に係る検査装置 3 と異なっている（図 3 参照）。

#### 【 0 0 4 8 】

各容量 6 2 に蓄積された電荷に応じた電圧を、かかる検査用回路 3' を用いて読出信号線 3 5 に出力する場合、各信号の波形は図 7 に示すようになる。すなわち、この検査用回路 3' においては、シフトレジスタ 3 2 から直接供給される信号 T a j によって検査スイッチング素子 3 4 - j の開閉が制御されるため、検査スイッチング素子 3 4 - j がオフ状態からオン状態に切り換わるタイミング（つまり、信号 T a - j がアクティブレベルに変化するタイミング）と、検査用クロック信号 T C K のレベル変化のタイミングとが概ね一致する。つまり、各容量 6 2 から読出信号線 3 5 に対して電圧が出力されるタイミングと、検査用クロック信号 T C K のレベル変化のタイミングとが極めて近くなってしまい、この結果、出力端子 3 5 1 に出力される信号 R S' ' において、各容量 6 2 から出力された電圧とノイズ N とが重複してしまう。このため、各容量 6 2 に蓄積された電荷に応じた電圧を正確に検出することが困難となり、正確な検査が妨げられてしまうのである。

#### 【 0 0 4 9 】

これに対し、本実施形態に係る検査用回路 3 によれば、シフトレジスタ 3 2 と各検査スイッチング素子 3 4 - j との間に介挿された遅延回路 3 3 - j により、検査スイッチング素子 3 4 - j がオン状態になるタイミングと、検査用クロック信号 T C K のレベル変化のタイミングとを異ならせるようにしている。このため、図 5 に示したように、読出信号 R S において、各容量 6 2 から出力された電圧とノイズ N とが重複する事態が回避される。したがって、各容量 6 2 に蓄積された電荷に応じた電圧を正確に検出することができ、図 6 に示した検査用回路 3'

と比較して正確な検査を実現することができるのである。

【0050】

さらに、図6に示した検査用回路3'においては、出力端子351がシフトレジスタ32の入力端子31と同じ側に配設されているため、読出信号線35を入力端子31の近傍に至るように延在して形成する必要がある。つまり、読出信号線35と各クロック供給線321とが並行する部分を比較的長くせざるを得ず、この部分における容量結合に起因して生じるノイズNが増大する結果となる。

【0051】

これに対し、本実施形態においては、出力端子351が、検査用回路3に対して入力端子31の反対側に配設されている。このため、図3に示したように、読出信号線35のうち入力端子31側に引き出される部分を短くすることができる。換言すれば、容量結合が発生する部分を少なくすることができるので、図6に示した構成と比較して、読出信号RSに現われるノイズを低減することができ、ひいては正確な検査を実現することができるのである。

【0052】

< C : 変形例 >

以上この発明の一実施形態について説明したが、上記実施形態はあくまでも例示であり、上記実施形態に対しては、本発明の趣旨から逸脱しない範囲で様々な変形を加えることができる。変形例としては、例えば以下のようなものが考えられる。

【0053】

(1) 上記実施形態においては、素子基板101および対向基板102をシール材104を介して貼り合わせて液晶105を封入した後の電気光学装置100を検査の対象としたが、両基板を貼り合わせる前の段階の電気光学装置100(素子基板101)に対して検査を行うようにしてもよい。ただし、この場合、液晶容量621が未だ形成されていない状態(つまり、画素電極106のみが形成された状態)であるから、検査においては各画素6の蓄積容量622が用いられることとなる。具体的には、まず、データ線駆動回路2から各画素6に対してデータ信号DTを出力して、当該各画素6の画素電極106に対して当該データ信号



D T に応じた電圧を印加し、この電圧に応じた電荷を蓄積容量 6 2 2 に蓄積させる。そしてその後、各画素 6 ごとに蓄積容量 6 2 2 に蓄積された電荷に応じた電圧（すなわち、画素電極 1 0 6 に印加された電圧）を読出信号線 3 5 に出力し、読出信号 R S として出力端子 3 5 1 から出力するのである。本変形例においても、上記実施形態と同様の効果が得られる。さらに、本実施形態によれば、基板の貼り合わせおよび液晶 1 0 5 の封入を行う前の段階で画素 6 等の欠陥の有無を判別することができるから、製造コストを低減することができるという利点を得られる。

## 【 0 0 5 4 】

このように、本発明においては、必ずしも液晶容量 6 2 1 および蓄積容量 6 2 2 の双方からなる容量 6 2 に対してデータ信号 D T に応じて電荷を蓄積させる必要はない。要は、画素電極 1 0 6 に対してデータ信号 D T に応じた電圧を印加した後、この電圧を読出信号線 3 5 に出力できる構成であればよいのである。

## 【 0 0 5 5 】

(2) 上記実施形態においては、各データ線 5 - j の一端にのみデータ線駆動回路 2 が配設された電気光学装置 1 0 0 を例示したが、例えば図 8 に示すように、各データ線 5 - j の一端に第 1 データ線駆動回路 2 a が配設され、他端に第 2 データ線駆動回路 2 b が配設された電気光学装置 1 0 0 にも本発明を適用可能である。この場合、同図に示すように、第 2 データ線駆動回路 2 b と、当該第 2 データ線駆動回路 2 b に最も近い 1 行分の画素 6 との間に、上記実施形態に係る検査用回路 3 を設ける構成とすればよい。あるいは、第 1 データ線駆動回路 2 a と、当該第 1 データ線駆動回路 2 a に最も近い 1 行分の画素 6 との間に検査用回路 3 を設けてもよい。

## 【 0 0 5 6 】

ここで、図 8 に示したように、複数のデータ線 5 - 1、5 - 2、……、5 - n を跨ぐように検査用回路 3 を設けた場合、検査用回路 3 のシフトレジスタ 3 2 内のクロック供給線 3 2 1 と、各データ線 5 - j とが交差することとなる。このため、クロック供給線 3 2 1 と読出信号線 3 5 との間のみならず、クロック供給線 3 2 1 と各データ線 5 - j との間にも容量結合が生じる。したがって、図 8 に示

した構成を採った場合には、図 3 に示した構成を採った場合と比較して読出信号 RS に含まれるノイズが大きくなる。このようにノイズが大きい場合であっても、本発明によれば、各画素 6 の容量 6 2 から読出信号線 3 5 に対して電圧が出力されるタイミングと、検査用クロック信号 TCK または検査用反転クロック信号 TCKB のレベル変化のタイミングとを異ならせることができるので、正確な検査を行うことができる。なお、上記に加えて、一対の走査線駆動回路を走査線 4 - i の両側にそれぞれ配設した電気光学装置や、点順次駆動方式のデータ線駆動回路を用いた電気光学装置にも本発明を適用できるのは言うまでもない。

## 【 0 0 5 7 】

(3) 上記実施形態においては、検査用回路 3 を素子基板 1 0 1 上に形成した場合を例示したが、検査用回路 3 を電気光学装置 1 0 0 とは別体として設けることも考えられる。すなわち、図 9 に示すように、電気光学装置 1 0 0 には検査用回路 3 を設けず、上記実施形態に示した検査用回路 3 を備えた検査装置 7 を用いて検査を行うのである。同図に示す検査装置 7 は、検査用回路 3 を収容した筐体 7 1 と、検査用回路 3 が備える各検査スイッチング素子 3 4 - j の一端に電気的に接続されたプローブ 7 2 とを具備している。このような検査装置 7 を用いて検査を行う場合、各プローブ 7 2 を各データ線 5 - j の一部である検査対象部 7 3 にそれぞれ接続させた状態で各検査スイッチング素子 3 4 - j を順次オン状態とし、これにより各画素 6 の容量 6 2 に蓄積された電荷に応じた電圧を読出信号線 3 5 に出力することにより、上記実施形態と同様の検査を実行することができ、上記実施形態と同様の効果が得られる。さらに、かかる構成とすれば、製造対象となる電気光学装置 1 0 0 の各々に検査用回路 3 を作り込む必要がなく、共通の検査装置 7 を用いて複数の電気光学装置 1 0 0 の検査を行うことができるので、製造コストの低減を図ることができる。また、上記実施形態において検査用回路 3 が形成されたスペースの分だけ電気光学装置 1 0 0 を小型化することもできる。

## 【 0 0 5 8 】

(4) 上記実施形態においては、検査用回路 3 が 1 本の読出信号線 3 5 のみを備える場合を例示したが、読出信号線 3 5 の本数および出力端子 3 5 1 の個数はこれに限られるものではない。例えば、図 1 0 に示すように、2 本の読出信号線 3

5 a および 3 5 b と、読出信号線 3 5 a から読出信号 R S 1 を出力するための出力端子 3 5 1 a と、読出信号線 3 5 b から読出信号 R S 2 を出力するための出力端子 3 5 1 b とが設けられた構成も考えられる。この構成を採った場合、同図に示すように、左から数えて奇数番目の検査スイッチング素子 3 4 - j の一端を読出信号線 3 5 a に接続する一方、左から数えて偶数番目の検査スイッチング素子 3 4 - j + 1 の一端を読出信号線 3 5 b に接続する構成としてもよい。

## 【 0 0 5 9 】

(5) 上記実施形態においては、読出信号線 3 5 の出力端子 3 5 1 をシフトレジスタ 3 2 の入力端子 3 1 と反対側に設け、かつ各容量 6 2 から読出信号線 3 5 への電圧の出力タイミングを検査用クロック信号 T C K のレベル変化のタイミングと異ならせるようにしたが、これらのうちのいずれか一方のみを採用してもよい。すなわち、例えば読出信号線 3 5 への電圧の出力タイミングを検査用クロック信号 T C K のレベル変化のタイミングと異ならせるだけで、ノイズの影響を抑えて十分に正確な検査を実現できるのであれば、敢えて出力端子 3 5 1 を入力端子 3 1 と反対側に設ける必要はない。逆の場合も同様である。

## 【 0 0 6 0 】

(6) 上記実施形態においては、検査用回路 3 の検査スイッチング素子 3 4 - j を点順次的にオン状態とするためにシフトレジスタ 3 2 を用いたが、このシフトレジスタ 3 2 に代えて、例えばアドレスデコーダを用いることもできる。すなわち、複数のデータ線 5 - 1、5 - 2、……、5 - n のうち与えられたアドレス信号に応じたいずれかの検査スイッチング素子 3 4 - j に対してアクティブレベルの信号を出力可能なアドレスデコーダを用い、いずれかの検査スイッチング素子 3 4 - j を任意に選択できるようにしてもよい。この場合、いずれかのスイッチング素子 3 4 - j を指定する読み出しアドレスに応じてレベル変化を繰り返すアドレス信号のレベル変化のタイミングと、各容量 6 2 からの電圧の出力のタイミング（つまり、検査スイッチング素子 3 4 - j をオン状態とするタイミング）とを異ならせればよい。このように、本発明における「動作指示信号」は、常に一定の周期でレベル変化を繰り返すクロック信号に限られるものではなく、上述したアドレス信号のような信号をも含む概念である。つまり、本発明における「動

作指示信号」は、レベル変化を繰り返す信号であって、検査用回路内の動作を規定する信号であればよい。

【0061】

また、上記実施形態においては、検査スイッチング素子34-jをオン状態にするタイミングと検査用クロック信号TCKのレベル変化のタイミングとを異ならせるための手段として遅延回路33-jを用いたが、かかる機能を実現するための手段は遅延回路33-jに限られない。

【0062】

このように、検査用回路3の構成は、上記実施形態または各変形例に例示した構成に限られない。つまり、本発明における「検査用回路」は、上記動作指示信号に基づいて動作し、かつ、当該動作指示信号のレベル変化のタイミングとは異なるタイミングで、各画素6の容量62に蓄積された電荷に応じた電圧を読出信号線35に出力可能な回路であれば、いかなる構成であってもよいのである。

【0063】

(7) 上記実施形態においては、遅延回路33-jによる遅延時間Dを検査用クロック信号TCKの1/8周期に相当する時間に設定したが、これ以外の時間に設定してもよいことはいうまでもない。要は、各容量62からの電圧の出力タイミングと検査用クロック信号TCKのレベル変化のタイミングとを異ならせることにより、各画素6の容量62に蓄積されていた電荷に応じた電圧を、ノイズを含む読出信号RSから検出できれば、双方のタイミングを異ならせる程度はいかなるものであってもよい。

【0064】

もっとも、時間Dを検査用クロック信号TCKの1/2周期に相当する時間に設定した場合、図7に示した場合と同様に、各容量62からの電圧の出力タイミングと検査用クロック信号TCKのレベル変化のタイミング（つまり、ノイズの発生タイミング）とが一致してしまう結果となる。また、図5や図7に示したように、ノイズNは時間軸上に所定の幅をもって発生する。これらの事情を考慮すると、ノイズの影響を有効に回避して検査の正確さを確保するためには、上述した時間Dを検査用クロック信号TCKの1/8周期ないし1/4周期に設定する

ことが望ましい。

#### 【0065】

また、上記実施形態においては、 $m \times n$ 個のすべての画素6の容量62に、データ信号DTに応じた同一の電荷を蓄積させるようにしたが、一部の画素6に対してのみかかる電荷を蓄積させるようにしてもよいし、または各画素6ごとに異なる電圧のデータ信号DTを与えて、各々の容量62に異なる電荷を蓄積させるようにしてもよい。

#### 【0066】

(8) 上記実施形態においては、電気光学装置100として液晶装置を例示したが、本発明を適用できるのはこれに限られない。例えば、本発明を適用可能な電気光学装置としては、液晶装置のほかにも、エレクトロルミネッセンス(EL)や、プラズマ発行や電子放出による蛍光などを用いて、その電気光学効果により表示を行う種々の電気光学装置が考えられる。この際、電気光学物質としては、EL、ミラーデバイス、ガス、蛍光体などとなる。なお、電気光学物質としてELを用いた場合、ELが素子基板101における画素電極106と対向電極107との間に介在することとなるので、液晶装置にあっては必要であった対向基板102は不要となる。

#### 【0067】

##### <D：電子機器>

次に、上述した実施形態に係る電気光学装置を用いた電子機器のいくつかについて説明する。

#### 【0068】

##### <1：モバイル型コンピュータ>

まず、図11を参照して、上述した電気光学装置100をモバイル型のパーソナルコンピュータに適用した例について説明する。同図に示すように、コンピュータ400は、キーボード401を備えた本体部402と、表示部として用いられる電気光学装置100とを備えている。なお、この電気光学装置の背面には、視認性を高めるためのバックライトユニット(図示略)が設けられている。

#### 【0069】

## < 2 : 携帯電話機 >

次に、図 1 2 を参照して、上述した電気光学装置 1 0 0 を携帯電話機の表示部に適用した例について説明する。同図に示すように、携帯電話機 4 1 0 は、複数の操作ボタン 4 1 1 のほか、受話口 4 1 2、送話口 4 1 3 とともに、上述した電気光学装置 1 0 0 を備える。

### 【 0 0 7 0 】

本発明に係る電気光学装置によれば、各画素や走査線・データ線の欠陥の有無について正確な検査を行うことができるから、これが組み込まれた電子機器においても、高い信頼性を担保することができる。なお、本発明に係る電気光学装置を適用可能な電子機器としては、上述したモバイル型コンピュータおよび携帯電話機のほかにも、液晶テレビや、ビューファインダ型・モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、デジタルスチルカメラ、タッチパネルを備えた機器、電気光学装置をライトバルブとして備えたプロジェクタ等が挙げられる。

### 【 0 0 7 1 】

#### 【発明の効果】

以上説明したように、本発明によれば、電気光学装置の配線や電極等の欠陥の有無について正確な検査を行うことができるという効果が得られる。

#### 【図面の簡単な説明】

【図 1】 本発明の実施形態に係る電気光学装置の構成を示す平面図である。

【図 2】 図 1 における A - A' 線視断面図である。

【図 3】 同電気光学装置の電氣的な構成を示すブロック図である。

【図 4】 同電気光学装置において各画素の容量に電荷を蓄積する際の動作を示すタイミングチャートである。

【図 5】 同電気光学装置において各画素の容量に蓄積された電荷に応じた電圧を検出する際の動作を示すタイミングチャートである。

【図 6】 同電気光学装置とは別の構成を採る他の液晶装置の構成を示すブ

ロック図である。

【図 7】 上記他の電気光学装置において検出される、各画素の容量に蓄積された電荷に応じた電圧の波形を説明するためのタイミングチャートである。

【図 8】 本発明の変形例に係る電気光学装置の電気的な構成を示すブロック図である。

【図 9】 本発明の変形例に係る電気光学装置の検査用回路の構成を示すブロック図である。

【図 10】 本発明の変形例に係る電気光学装置の電気的な構成を示すブロック図である。

【図 11】 本発明に係る電気光学装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

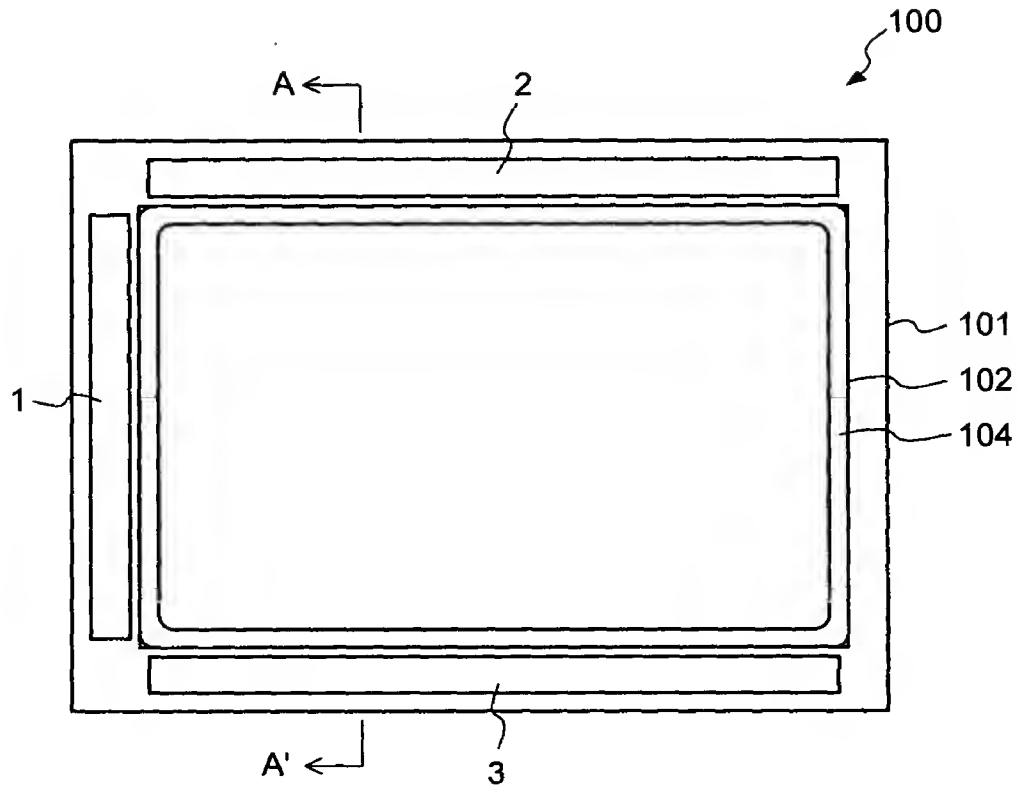
【図 12】 同電気光学装置を適用した電子機器の一例たる携帯電話機の構成を示す斜視図である。

# 【符号の説明】

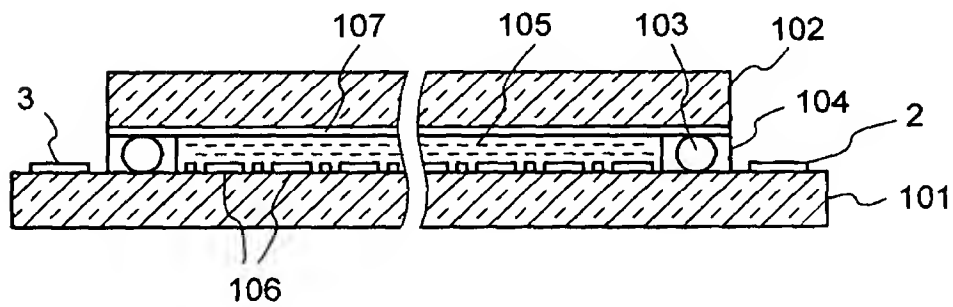
1 ……走査線駆動回路、2 ……データ線駆動回路、2 1 ……シフトレジスタ、2 2 ……第 1 ラッチ回路、2 3 ……第 2 ラッチ回路、3 ……検査用回路、3 1 ……入力端子、3 2 ……シフトレジスタ（出力手段）、3 2 1 ……クロック供給線、3 3 - j (  $1 \leq j \leq n$  ) ……遅延回路（タイミング変更手段）、3 4 - j (  $1 \leq j \leq n$  ) ……検査スイッチング素子、3 5 ……読出信号線、3 5 1 ……出力端子、4 - i (  $1 \leq i \leq m$  ) ……走査線、5 - j (  $1 \leq j \leq n$  ) ……データ線、6 ……画素、6 1 ……画素スイッチング素子、6 2 ……容量、6 2 1 ……液晶容量、6 2 2 ……蓄積容量、7 ……検査装置、7 1 ……筐体、7 2 ……プローブ、1 0 0 ……電気光学装置、1 0 1 ……素子基板、1 0 2 ……対向基板、1 0 3 ……スペーサ、1 0 4 ……シール材、1 0 5 ……液晶（電気光学物質）、1 0 6 ……画素電極、1 0 7 ……対向電極、1 0 8 ……容量線。

【書類名】 図面

【図 1】

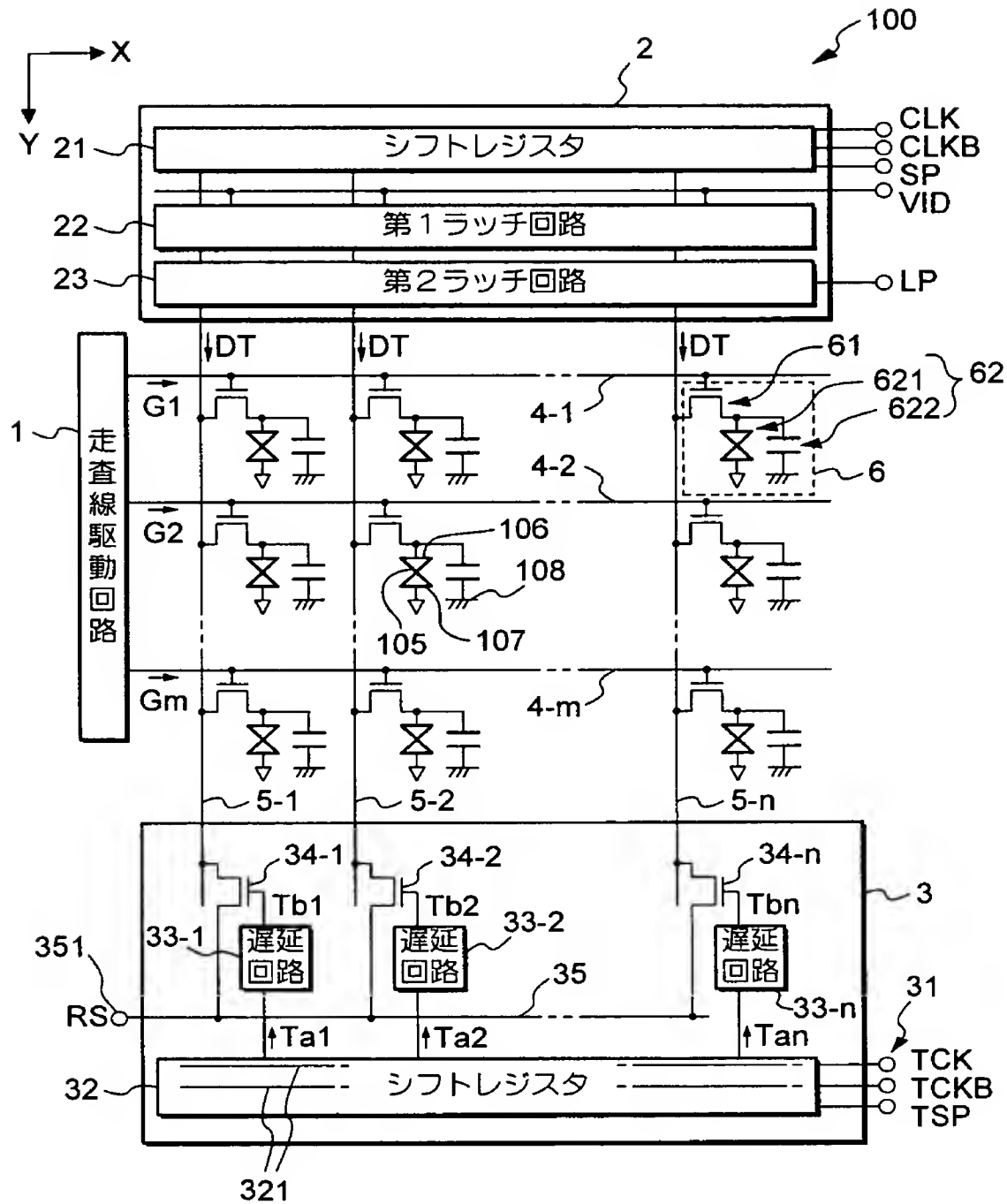


【図 2】

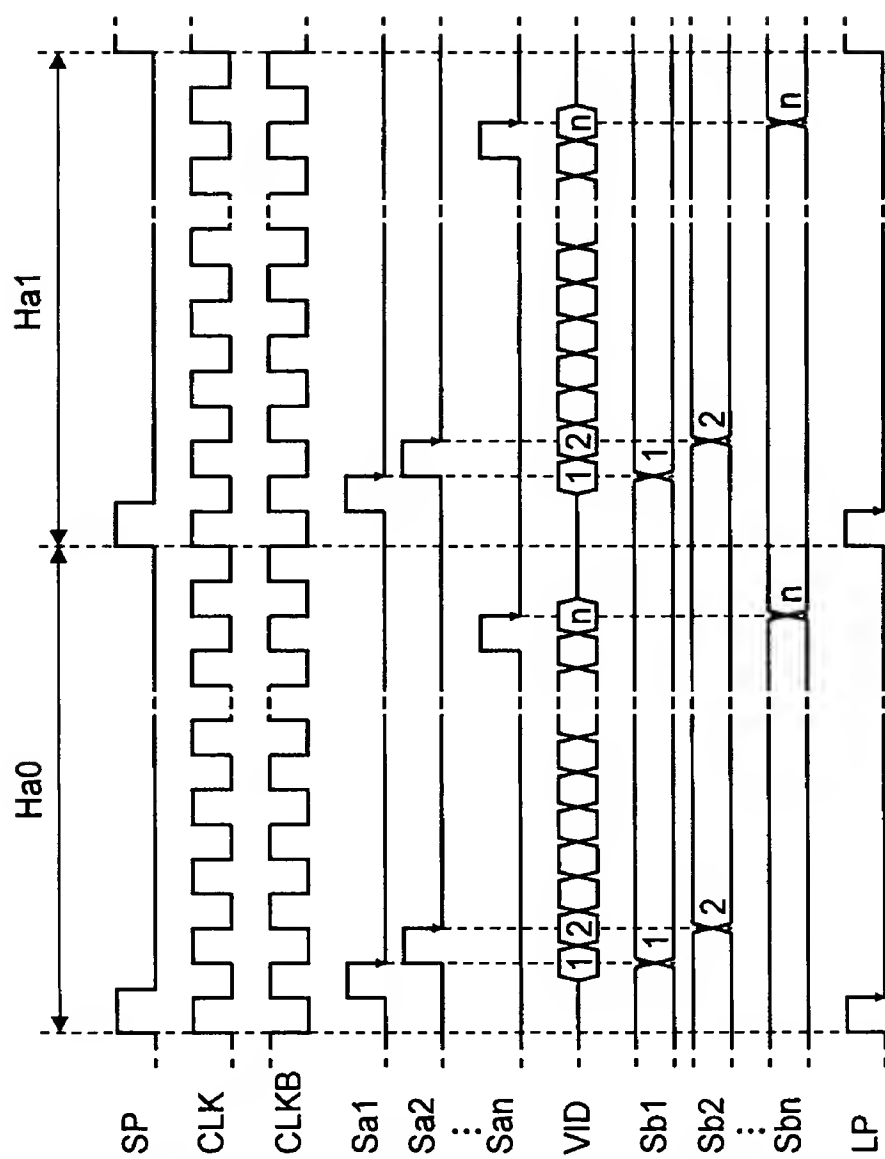




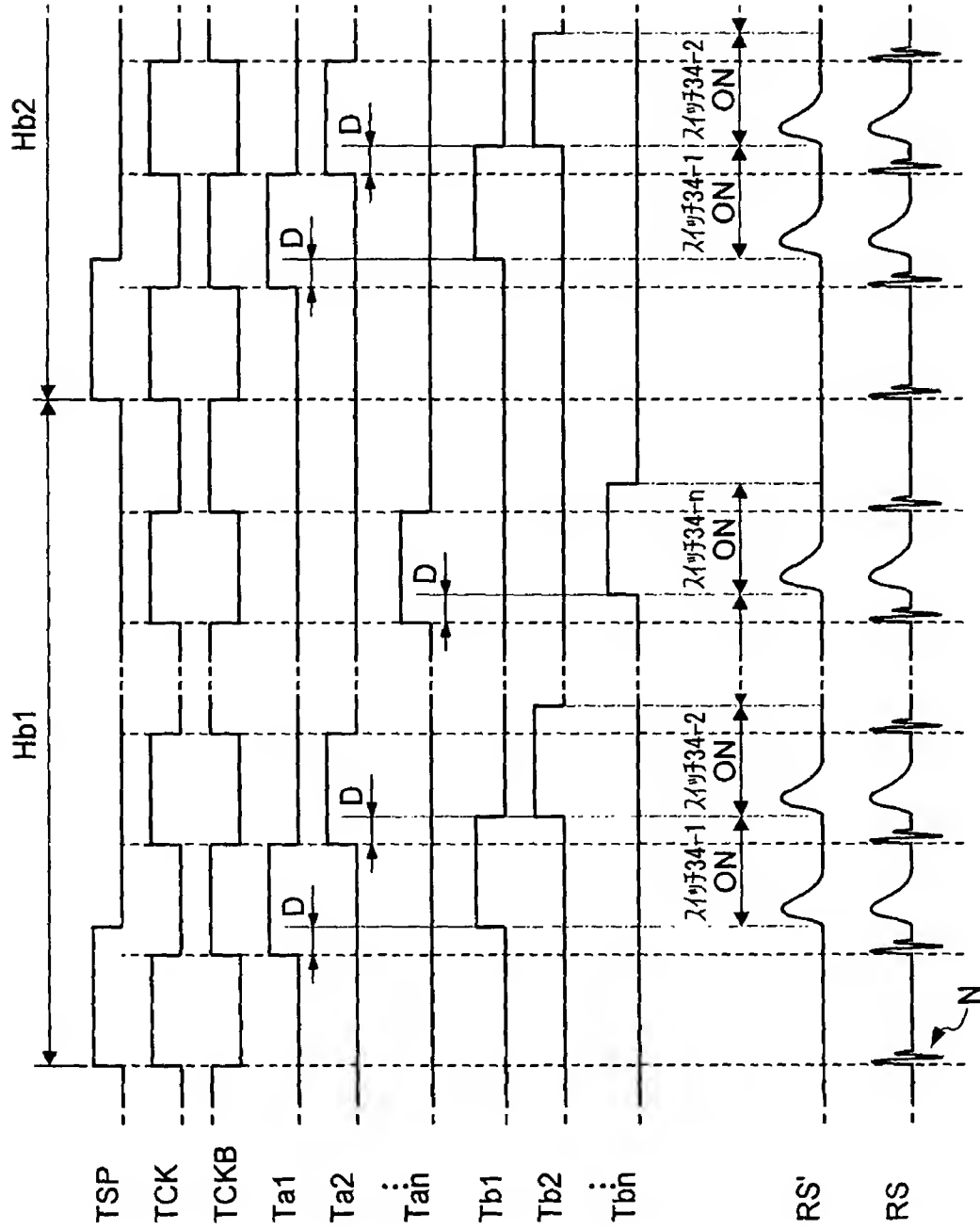
【図 3】



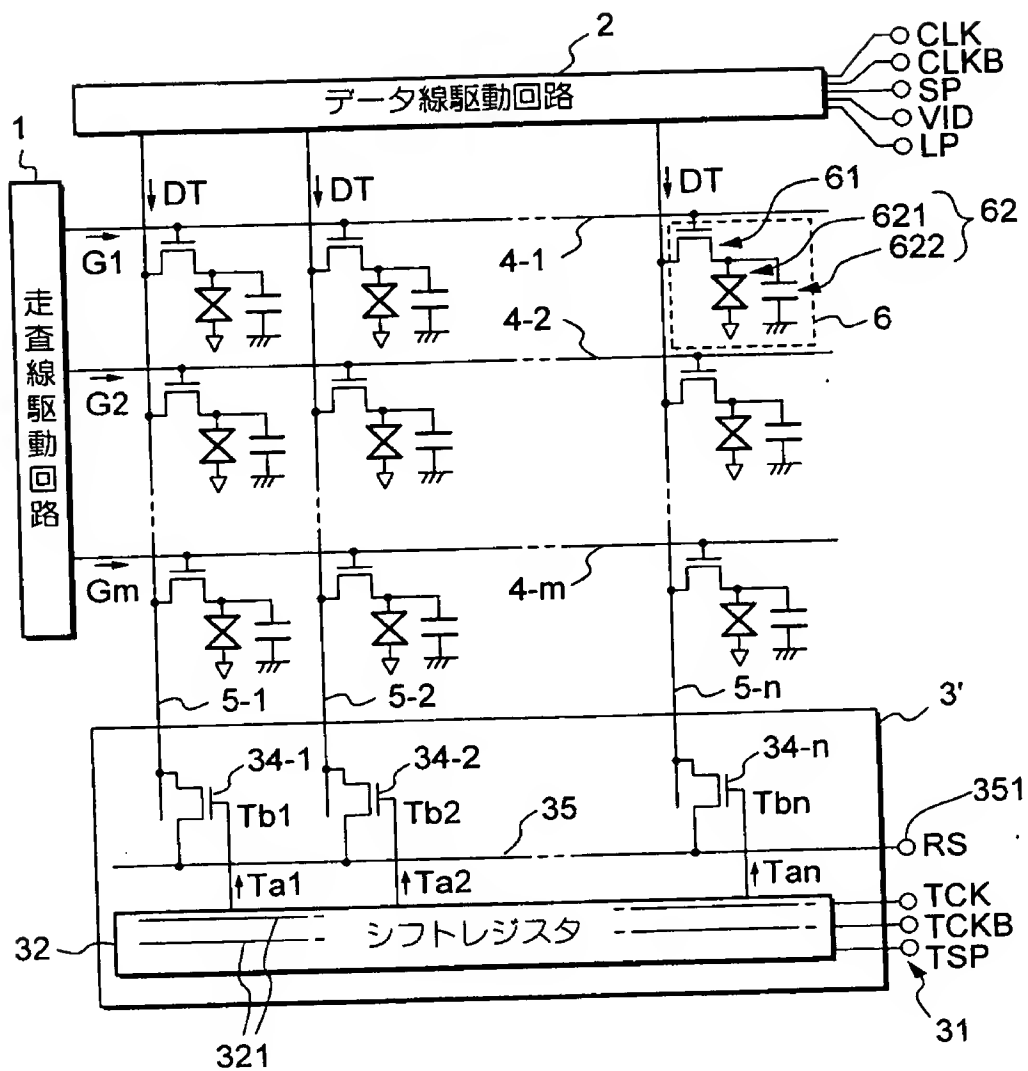
【図 4】



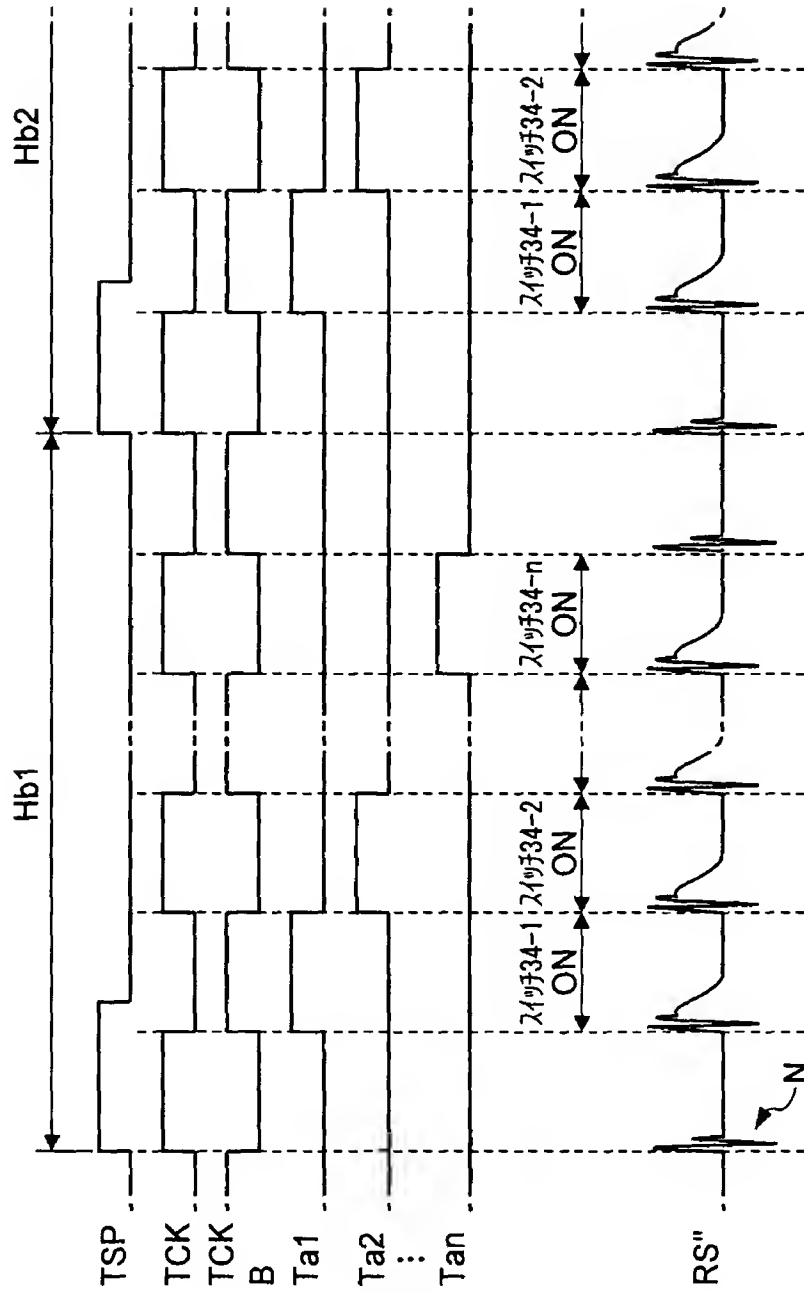
【図 5】



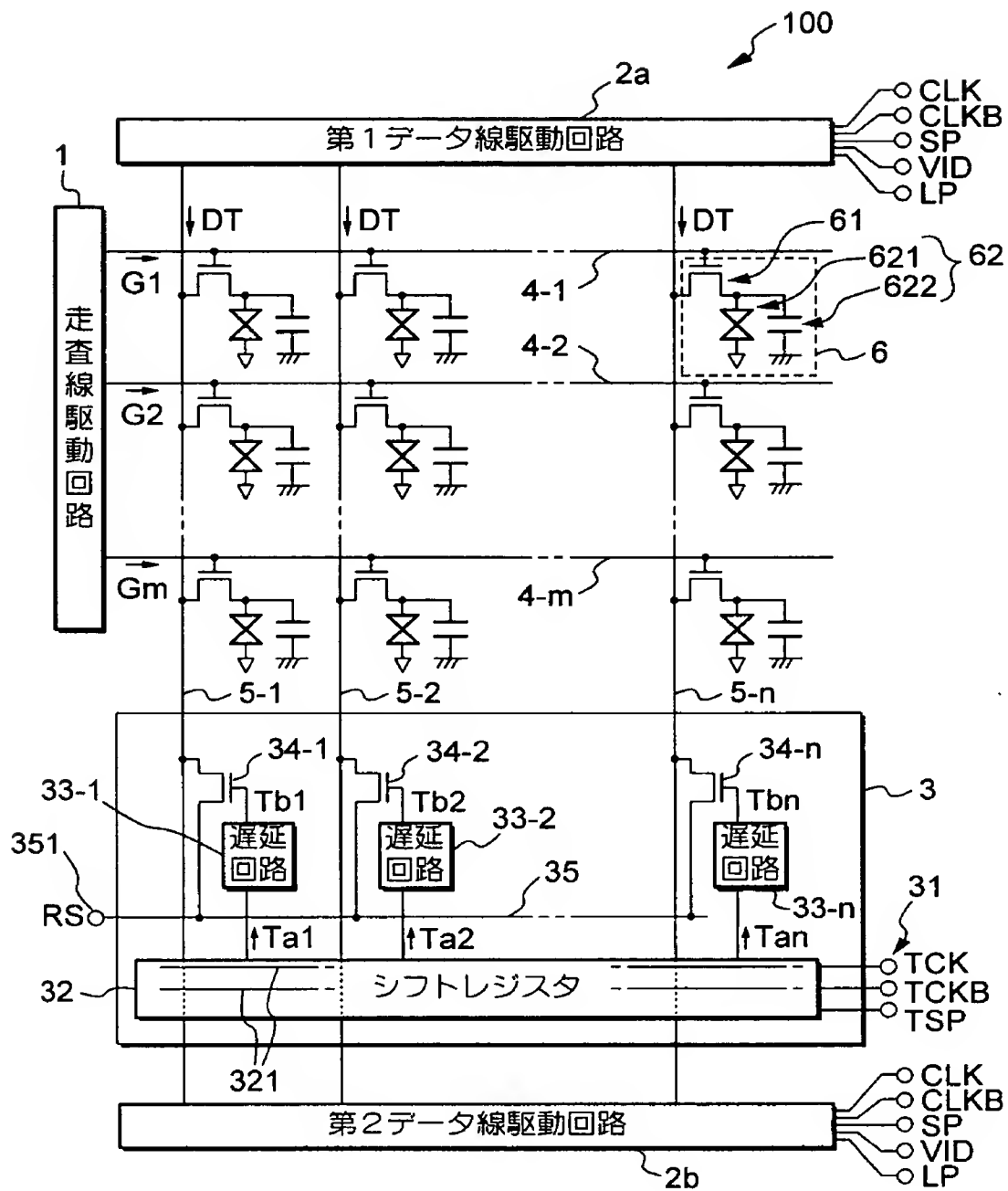
【図 6】



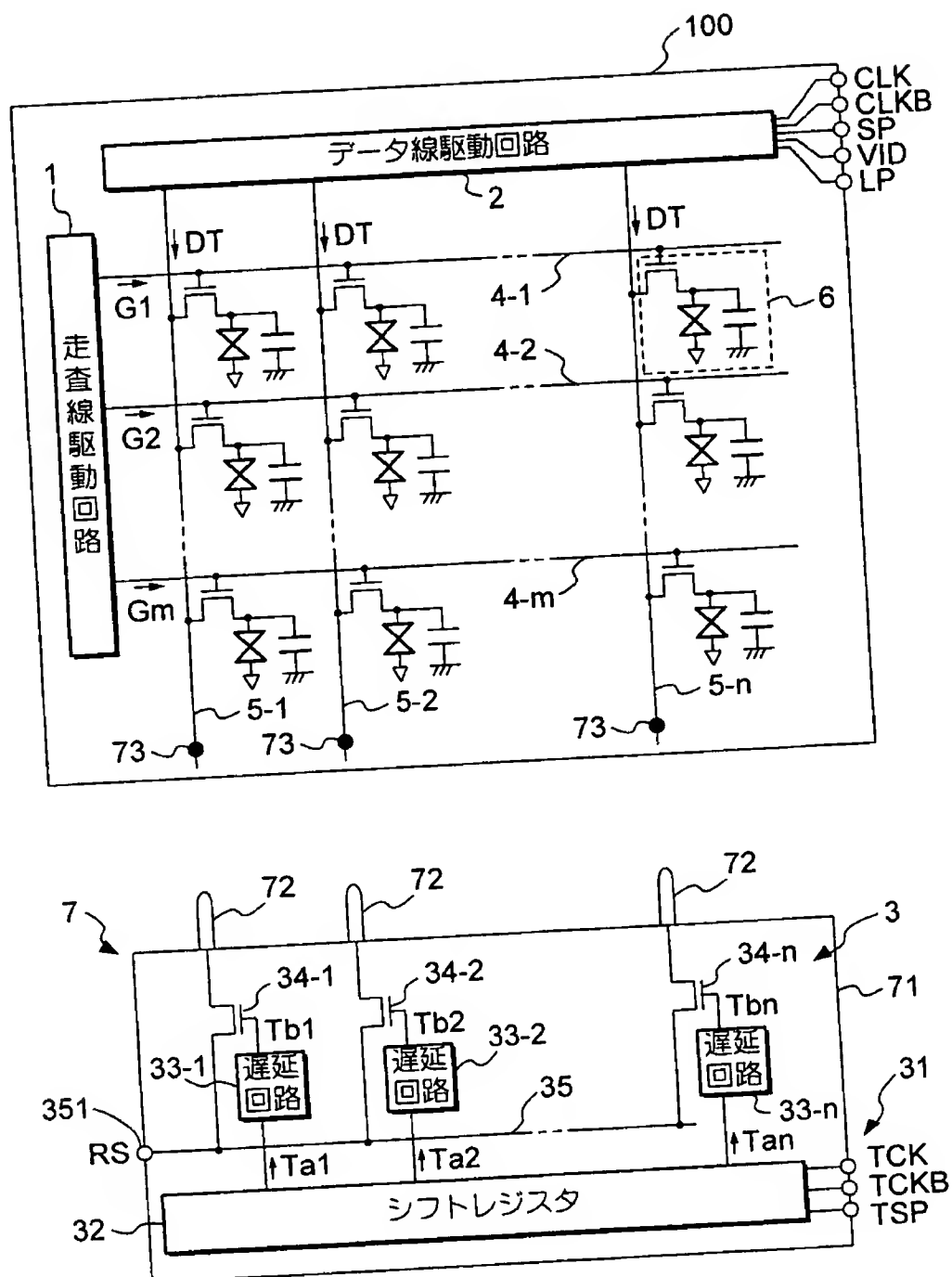
【図 7】



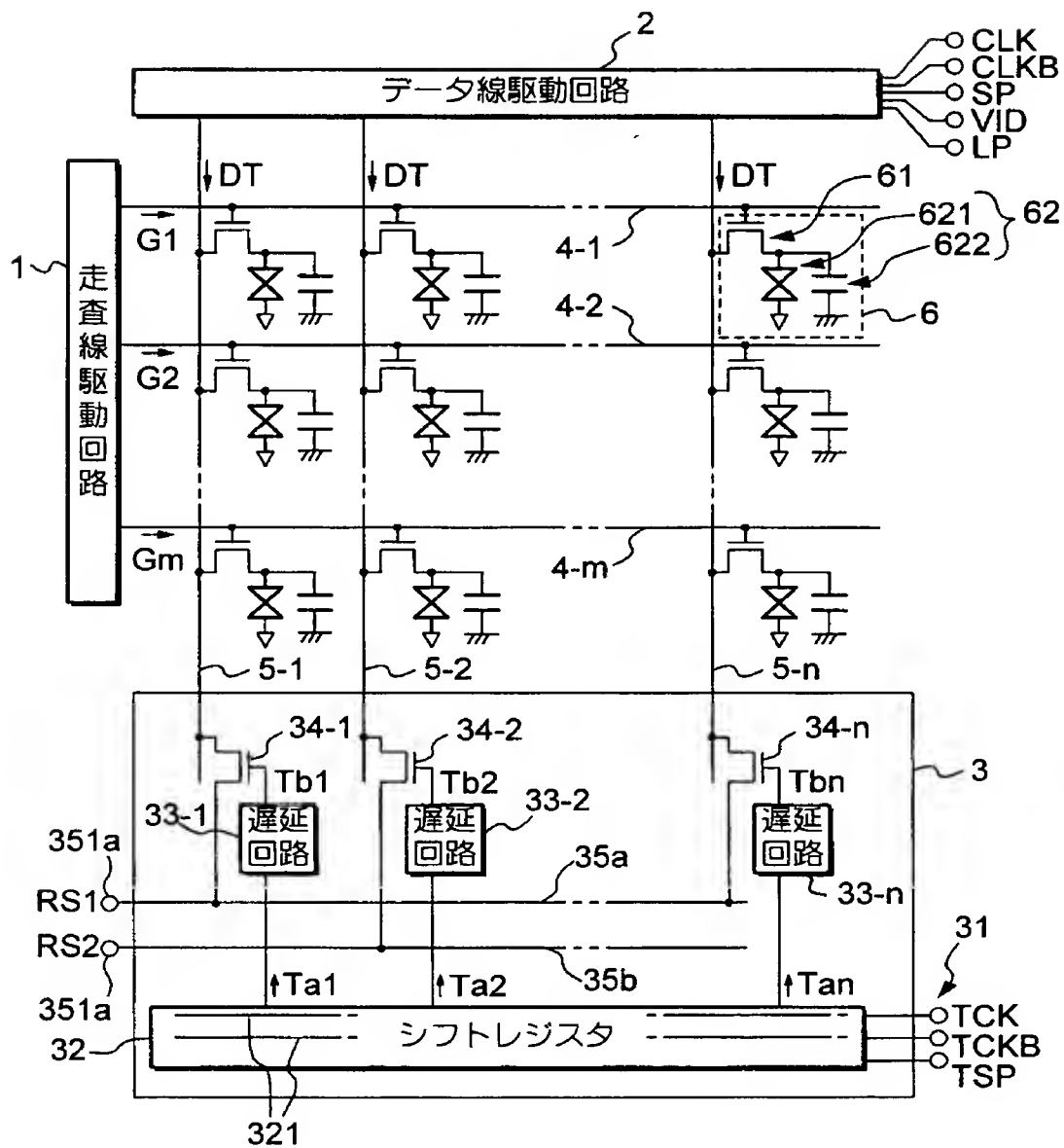
【図 8】



【図9】

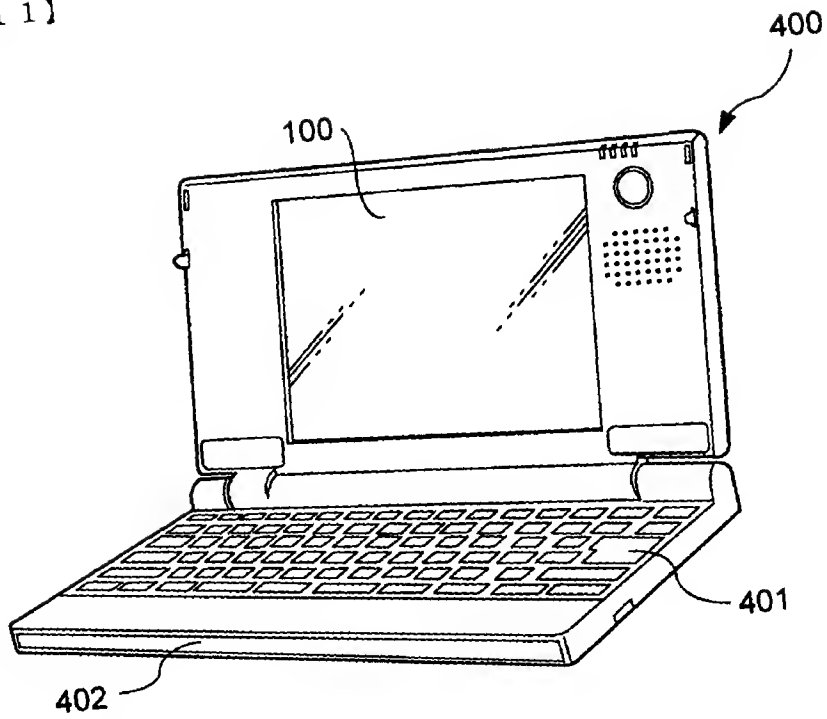


【図10】

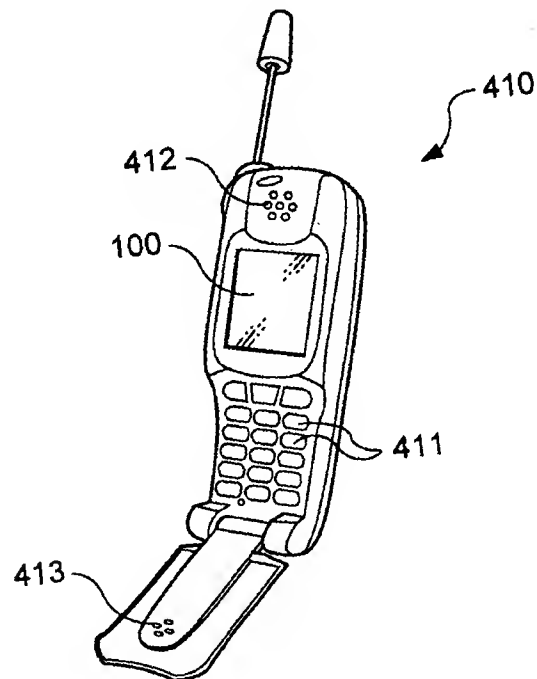




【図11】



【図12】



【書類名】 要約書

【要約】

【課題】 配線や電極等の欠陥の有無について正確な検査を行う。

【解決手段】 走査線 4 - i とデータ線 5 - j との交差に対応して設けられた容量 6 2 を具備する電気光学装置 1 0 0 を検査する方法。容量 6 2 にデータ信号に応じた電荷を蓄積させた後、データ線 5 - j と読出信号線 3 5 との間に設けられた検査スイッチング素子 3 4 - j をオンすることにより、上記容量 6 2 に蓄積された電荷に応じた電圧を読出信号線 3 5 に出力する。検査スイッチング素子 3 4 - j をオンするタイミングは、検査用回路 3 の動作を規定する検査用クロック信号 T C K のレベル変化のタイミングとは異なっている。

【選択図】 図 3

【書類名】 手続補正書  
【整理番号】 J0082205  
【提出日】 平成13年 1月22日  
【あて先】 特許庁長官殿  
【事件の表示】  
    【出願番号】 特願2000-372839  
【補正をする者】  
    【識別番号】 000002369  
    【氏名又は名称】 セイコーエプソン株式会社  
    【代表者】 安川 英昭  
【代理人】  
    【識別番号】 100093388  
    【弁理士】  
    【氏名又は名称】 鈴木 喜三郎  
    【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9  
【プルーフの要否】 要  
【手続補正 1】  
    【補正対象書類名】 明細書  
    【補正対象項目名】 特許請求の範囲  
    【補正方法】 変更  
    【補正の内容】 1

【特許請求の範囲】

【請求項 1】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置を、レベル変化を繰り返す動作指示信号に基づいて動作する検査用回路を用いて検査する方法であって、

前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与える第 1 過程と、

前記画素電極に印加された電圧を、前記検査用回路を用いて読出信号線に出力させる過程であって、前記動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記画素電極と前記読出信号線との間に介挿された検査スイッチング素子をオンさせる第 2 過程と、

前記読出信号線に出力された電圧が、当該画素電極に与えられたデータ信号に応じた電圧に対応するものであるか否かを判定する第 3 過程と

を有することを特徴とする電気光学装置の検査方法。

【請求項 2】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置について、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる回路であって、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、レベル変化を繰り返す動作指示信号に基づいて動作する制御回路であって、当該動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記検査スイッチング素子をオンさせる制御回路と

を具備することを特徴とする電気光学装置の検査用回路。

【請求項 3】 前記制御回路は、

前記動作指示信号のレベル変化のタイミングよりも、当該動作指示信号の周期の 8 分の 1 ないし 4 分の 1 に相当する時間だけ遅れたタイミングで、前記検査スイッチング素子をオンさせる

ことを特徴とする請求項 2 に記載の電気光学装置の検査用回路。

【請求項 4】 前記制御回路に対して前記動作指示信号を入力するための入力端子と、前記読出信号線の出力端子とは、当該制御回路を挟んで反対の位置に設けられている

ことを特徴とする請求項 2 または 3 に記載の電気光学装置の検査用回路。

【請求項 5】 前記制御回路は、  
前記動作指示信号に基づいてレベル変化する制御信号を出力する出力手段と、  
前記制御信号のレベル変化のタイミングを、前記動作指示信号のレベル変化のタイミングよりも遅らせるタイミング変更手段と  
を具備することを特徴とする請求項 2 ないし 4 のいずれかに記載の電気光学装置の検査用回路。

【請求項 6】 前記タイミング変更手段は、遅延手段である  
ことを特徴とする請求項 5 に記載の電気光学装置の検査用回路。

【請求項 7】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、前記画素電極と前記データ線との間に介挿された画素スイッチング素子とを具備する電気光学装置について、前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる回路であって、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、  
レベル変化を繰り返す動作指示信号に基づいて、前記検査スイッチング素子をオンさせる制御回路と、

前記制御回路に対して前記動作指示信号を入力するための入力端子と、  
前記読出信号線の電圧を出力するための出力端子であって、前記制御回路に対して前記入力端子とは反対側に設けられた出力端子と  
を具備することを特徴とする電気光学装置の検査用回路。

【請求項 8】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、  
前記画素電極と前記データ線との間に介挿された画素スイッチング素子と、

前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる検査用回路と

を具備し、

前記検査用回路は、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、レベル変化を繰り返す動作指示信号に基づいて動作する制御回路であって、当該動作指示信号のレベル変化のタイミングよりも遅れたタイミングで、前記検査スイッチング素子をオンさせる制御回路と

を備えることを特徴とする電気光学装置。

【請求項 9】 前記制御回路は、

前記動作指示信号のレベル変化のタイミングよりも、当該動作指示信号の周期の 8 分の 1 ないし 4 分の 1 に相当する時間だけ遅れたタイミングで、前記検査スイッチング素子をオンさせる

ことを特徴とする請求項 8 に記載の電気光学装置。

【請求項 10】 前記制御回路に対して前記動作指示信号を入力するための入力端子と、

前記読出信号線の電圧を出力するための出力端子であって、前記制御回路に対して前記入力端子とは反対側に設けられた出力端子と

を具備することを特徴とする請求項 8 または 9 に記載の電気光学装置。

【請求項 11】 前記容量は、前記画素電極を一端とし、対向電極を他端とし、電気光学物質を挟持したものである

ことを特徴とする請求項 8 ないし 10 のいずれかに記載の電気光学装置。

【請求項 12】 一端が前記画素電極に接続され、他端が容量線に接続された蓄積容量を具備することを特徴とする請求項 8 ないし 11 のいずれかに記載の電気光学装置。

【請求項 13】 前記制御回路は、

前記動作指示信号に基づいてレベル変化する制御信号を出力する出力手段と、

前記制御信号のレベル変化のタイミングを、前記動作指示信号のレベル変化のタイミングよりも遅らせるタイミング変更手段と

を具備することを特徴とする請求項 8 ないし 1 2 のいずれかに記載の電気光学装置。

【請求項 1 4】 前記タイミング変更手段は、遅延手段であることを特徴とする請求項 1 3 に記載の電気光学装置。

【請求項 1 5】 走査線とデータ線との交差に対応して設けられて容量の一端をなす画素電極と、

前記画素電極と前記データ線との間に介挿された画素スイッチング素子と、  
前記画素スイッチング素子をオンさせることにより前記画素電極にデータ信号を与えた後、当該画素電極に印加された電圧が当該データ信号に応じた電圧に対応するか否かを判定するために、前記画素電極に印加された電圧を読出信号線に出力させる検査用回路と

を具備し、

前記検査用回路は、

前記データ線と前記読出信号線との間に介挿された検査スイッチング素子と、  
レベル変化を繰り返す動作指示信号に基づいて、前記検査スイッチング素子をオンさせる制御回路と、

前記制御回路に対して前記動作指示信号を入力するための入力端子と、

前記読出信号線の電圧を出力するための出力端子であって、前記制御回路に対して前記入力端子とは反対側に設けられた出力端子と

を備えることを特徴とする電気光学装置。

【請求項 1 6】 請求項 8 ないし 1 5 のいずれかに記載の電気光学装置を備えることを特徴とする電子機器。

特2000-372839

認定・付加情報

特許出願の番号	特願2000-372839
受付番号	50100082643
書類名	手続補正書
担当官	第一担当上席 0090
作成日	平成13年 1月25日

<認定情報・付加情報>

【補正をする者】

【識別番号】 000002369

【住所又は居所】 東京都新宿区西新宿2丁目4番1号

【氏名又は名称】 セイコーエプソン株式会社

【代理人】 申請人

【識別番号】 100093388

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社 知的財産部室内

【氏名又は名称】 鈴木 喜三郎

次頁無



特2000-372839

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日	1990年 8月20日
[変更理由]	新規登録
住 所	東京都新宿区西新宿2丁目4番1号
氏 名	セイコーエプソン株式会社